

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Masahito OBATA

GAU: Unassigned

SERIAL NO: New Application

EXAMINER: Unassigned

FILED: Herewith

FOR: APPARATUS, METHOD AND COMPUTER PROGRAM PRODUCT FOR PERFORMING IMAGE FORMATION

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☐ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	2000-074482	March 16, 2000

Certified copies of the corresponding Convention Application(s)

- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
☐ are submitted herewith
☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, MCCLELLAND,
MAIER & NEUSTADT, P.C.

Gregory J. Maier
Registration No. 25,599

Carlos R. Villamar
Registration No. 43,224



22850

CERTIFIED COPY OF
PRIORITY DOCUMENT

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出 願 年 月 日
Date of Application:

2000年 3月16日

願 番 号
Application Number:

特願2000-074482

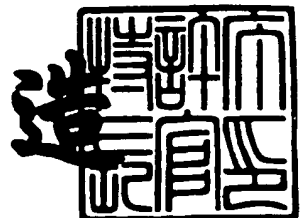
願 人
Applicant(s):

株式会社リコー

2001年 1月12日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3111756

【書類名】 特許願

【整理番号】 0000777

【提出日】 平成12年 3月16日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/387

【発明の名称】 画像形成装置

【請求項の数】 8

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 小幡 正人

【特許出願人】

【識別番号】 000006747

【氏名又は名称】 株式会社リコー

【代理人】

【識別番号】 100078134

【弁理士】

【氏名又は名称】 武 頭次郎

【電話番号】 03-3591-8550

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第201938号

【出願日】 平成11年 7月15日

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第240376号

【出願日】 平成11年 8月26日

【手数料の表示】

【予納台帳番号】 006770

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9808513

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像形成装置

【特許請求の範囲】

【請求項 1】 注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて 1 ドット幅の縦線か否かを検出するパターン検出手段と

前記パターン検出手段により検出された縦線の印字ドットを小さくして印字する印字手段と、

を備えた画像形成装置。

【請求項 2】 前記パターン検出手段はさらに、注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて複数ドット幅の縦線のエッジか否かを検出し、前記印字手段はさらに、前記複数ドット幅の縦線の印字ドットを小さくして印字することを特徴とする請求項 1 記載の画像形成装置。

【請求項 3】 前記パターン検出手段は、注目画素の左右の画素が白または黒であって注目画素が中間調または黒の場合に前記 1 ドット幅の縦線または複数ドット幅の縦線のエッジと判定することを特徴とする請求項 2 記載の画像形成装置。

【請求項 4】 前記印字手段は、複数ドット幅の縦線の印字ドットを小さくして印字する場合に隣接ドットが接触するように幅寄せすることを特徴とする請求項 2 または 3 記載の画像形成装置。

【請求項 5】 前記パターン検出手段はさらに、注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて 1 ドット幅未満の白い縦線か否かを検出し、前記印字手段はさらに、前記検出手段により検出された白い縦線の印字ドットを小さくして印字することを特徴とする請求項 1 ないし 4 のいずれか 1 項に記載の画像形成装置。

【請求項 6】 前記パターン検出手段は、複数の異なるパターンを検出するパターン検出手段を備え、その内どのパターン検出手段を動作させるかが選択可能であることを特徴とする請求項 1 ないし 5 のいずれか 1 項に記載の画像形成装置。

【請求項 7】 前記パターン検出手段及び印字手段は、複数のパターンと一致するか否かを示すデータと注目画素の濃度データを含むコードデータを生成し、このコードデータをデコードしたデータを発光データに変換することにより印字ドットの大きさを変更することを特徴とする請求項 1 ないし 6 のいずれか 1 項に記載の画像形成装置。

【請求項 8】 前記パターン検出手段及び印字手段は、複数のパターンと一致するか否かを示すデータと注目画素の濃度データを含むコードデータを生成するとともに前記複数のパターンの内の特定のパターンと一致する場合には特定のコードデータを生成し、このコードデータをデコードしたデータを発光データに変換することにより印字ドットの大きさを変更することを特徴とする請求項 1 ないし 6 のいずれか 1 項に記載の画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、レーザを用いた書込光学系を搭載したレーザープリンタ、デジタル複写機などの画像形成装置に関し、特に発光タイミングを制御する位相データを含まない多値データからパターンマッチングにより画像中の特定のパターン（画像のエッジ部、1 ドットライン）を検出し、その部分について細線化及び発光タイミング制御する位相データの付加を行う画像形成装置に関する。

【0002】

【従来の技術】

デジタル複写機の作像方式としては、原稿データの黒の部分に対応した位置にレーザ光を照射してその照射領域にトナーを載せて画像を形成するネガ／ポジ（N／P）プロセスが一般的である。レーザ光のビーム径は理論上の 1 ドットよりも通常大きいために、画像部にレーザ光を照射してその部分を画像として形成する N／P プロセスでは通常、1 ドットの黒ラインは太くしっかり再現されるので、線の途切れなどには強くなる。

【0003】

しかしながら、逆に、原稿の黒ラインよりも太めに再現され、また白の 1 ドッ

トラインは細くなるので、再現性が悪くなるという問題点がある。特にコピーした用紙を再度原稿として使用するいわゆる孫コピーではその現象が大きく現れる。また、電子写真の作像方式の不具合として、縦線と横線の再現性の違いがあり一般に縦線の方が横線よりしっかり太く再現されるため、作像条件を決める際に縦線に合わせれば横線が原稿よりも細くなりがちになり、また逆に横線に合わせれば縦線が原稿よりも太くなりがちになるという不具合があり、作像条件を決める難しさの一因であった。

【 0 0 0 4 】

そこで、このような不具合を解決する従来例として、例えば特開平 5 - 7 5 8 1 6 号公報には 2 値画像データに対して注目画素とその前後 2 画素以上の画素を参照して注目画素の濃度を決定することにより、1 ドットラインの非画像部が潰れることを防止して再現性を向上させる技術が提案されている。また、特開平 6 - 8 9 3 3 8 号公報には、多値画像に対して注目画素とその隣接画素の関係に基づいて注目画素の印字開始位置を決定することにより、注目画素を隣接画素に寄せて印字して細線、画像のエッジ部の再現性を向上させる技術が提案されている。

【 0 0 0 5 】

【発明が解決しようとする課題】

しかしながら、特開平 5 - 7 5 8 1 6 に開示された技術では、2 値画像データに対してのみ、濃度を補正して 1 ドットラインの再現性を向上させる技術であるので、多値画像に対して複数画素にまたがるラインのエッジ部や黒の 1 ドットラインが太くなりすぎたり、逆に白の 1 ドットラインがつぶれたり、縦線、横線の太さが異なるという問題点がある。

【 0 0 0 6 】

また、特開平 6 - 8 9 3 3 8 に開示された技術では、多値画像に対して注目画素を隣接した画素に寄せて印字して 2 画素以上に分割された細線や画像のエッジ部の再現性を向上させるのみであって、1 画素の細線や、また縦線、横線の太さが異なる場合の線幅の補正については何も考慮していない。また、いずれの技術においても、機械間のばらつきを考慮して補正を行うかまたは行わないなどを画

像パターンに応じて選択することができなかった。

【 0 0 0 7 】

本発明は上記従来例の問題点に鑑み、多値画像に対して複数ドット幅のラインのエッジ部や1ドット幅の黒のラインが太くなりすぎたり、1ドット幅の白ラインがつぶれたり、縦線と横線の太さが異なることを防止することができる画像形成装置を提供することを目的とする。

【 0 0 0 8 】

本発明はまた、パターンを使用するかしないかを切り換え可能にすることにより、現像条件の差など要因によりパターンによっては補正が必要無い場合に不要な補正を行わないようにすることができる画像形成装置を提供することを目的とする。

【 0 0 0 9 】

本発明はまた、検出すべきパターン数を減らしてハードの構成を簡略化し、また不必要な補正を行うことによる異常画像が発生することを防止することができる画像形成装置を提供することを目的とする。

【 0 0 1 0 】

【課題を解決するための手段】

前記目的を達成するため、本発明は、注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて1ドット幅の縦線か否かを検出するパターン検出手段と、前記パターン検出手段により検出された縦線の印字ドットを小さくして印字する印字手段とを備えた構成とした。

【 0 0 1 1 】

この場合、前記パターン検出手段が注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて複数ドット幅の縦線のエッジか否かを検出し、前記印字手段が前記複数ドット幅の縦線の印字ドットを小さくして印字するように構成するとよい。その際、前記パターン検出手段は注目画素の左右の画素が白または黒であって注目画素が中間調または黒の場合に、前記1ドット幅の縦線または複数ドット幅の縦線のエッジと判定する。また、前記印字手段は複数ドット幅の縦線の印字ドットを小さくして印字する場合に、隣接ドットが接触

するように幅寄せするようにする。

【 0 0 1 2 】

さらに、前記パターン検出手段は注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて1ドット幅未満の白い縦線か否かを検出し、前記印字手段は前記検出手段により検出された白い縦線の印字ドットを小さくして印字するようにするとよく、前記パターン検出手段は複数の異なるパターンを検出するパターン検出手段を備え、その内どのパターン検出手段を動作させるかを選択可能に構成するとよい。

【 0 0 1 3 】

なお、これらの場合、前記パターン検出手段及び印字手段は、複数のパターンと一致するか否かを示すデータと注目画素の濃度データを含むコードデータを生成し、このコードデータをデコードしたデータを発光データに変換することにより印字ドットの大きさを変更するように構成し、また、前記パターン検出手段及び印字手段が複数のパターンと一致するか否かを示すデータと注目画素の濃度データを含むコードデータを生成するとともに、前記複数のパターンの内の特定のパターンと一致する場合には特定のコードデータを生成し、このコードデータをデコードしたデータを発光データに変換することにより印字ドットの大きさを変更するように構成するとよい。

【 0 0 1 4 】

【発明の実施の形態】

＜第1の実施形態＞

以下、図面を参照して本発明の実施の形態を説明する。図1は本発明に係る画像形成装置の一実施形態としてのデジタル複写機を示す外観図、図2は図1のデジタル複写機の画像処理回路を示すブロック図、図3は図2のデータ遅延部を詳しく示すブロック図、図4は図3のデータ遅延部における主要信号を示すタイミングチャート、図5は画像制御信号を示す説明図、図6は2ビット濃度データと印字ドットの関係及び位相データと印字位置の関係を示す説明図、図7は図2のパターン検出部により検出されるマッチングパターンを示す説明図、図8は図2のパターン検出部を詳しく示すブロック図、図9は図2のパターン検出部のパタ

ーン選択部を詳しく示すブロック図、図 1 0 は図 2 のパターン検出部の位相データ生成部を詳しく示すブロック図、図 1 1 は図 2 のデータ変換部を詳しく示すブロック図、図 1 2 は図 2 の画像処理回路の細線化処理を示す説明図、図 1 3 は図 2 の画像処理回路の幅寄せ処理を示す説明図である。

【 0 0 1 5 】

図 1 に示すデジタル複写機 1 の上部には、原稿を載置して読み取るための原稿台 2 と、原稿台 2 上の原稿を抑えるための圧板 3 と、読み取りのためのモード・複写倍率の設定、オペレータに対する表示などを行う操作部 4 を備えている。また下側には給紙部 5 を備え、左側には排紙部 6 を備えている。デジタル複写機 1 の内部には図示省略されているが、複写機としての動作を実現するために露光光学系、給紙搬送系、現像系、定着系、排紙系等のデジタル複写機の公知の機構、制御装置が内蔵されている。

【 0 0 1 6 】

このような構成において、原稿を原稿台 2 の上に載置し、圧板 3 により原稿を密着させたのち、操作部 4 からの指示に従い、図示しない照明系、結像光学系による原稿の読み取りを行う。そして読み取った画像データに対して様々な補正を行った後、その画像データに基づき書き込み系においてレーザダイオード（以下 LD）によりビームを照射して図示しない感光体へ静電潜像を形成する。その後は公知の電子写真のプロセスを経て、操作部 4 により指示されて給紙部 5 から給紙した用紙にコピー画像を形成する。

【 0 0 1 7 】

図 2 はデジタル複写機 1 の画像処理回路を示す。まず、読み取り処理部 1 0 では、図示しない CCD ラインセンサにより例えば 6 0 0 d p i で読み取った画像データをシェーディング補正などの様々な補正を行い、画像データ D a として 1 画素毎に 8 ビット（2 5 6 階調）で画像処理部 2 0 に出力する。画像処理部 2 0 では、この画像データ D a に対して M T F 補正、変倍処理などを行って画質補正をした後、2 ビット（4 階調）の画像データ D b に変換して書き込み処理部 3 0 に出力する。

【 0 0 1 8 】

書き込み処理部 30 では、まず、この画像データ D b をデータ遅延部 40 により主走査方向 3 画素 D c 1 ~ D c 3 のデータ配列を作り、この画像データ D c 1 ~ D c 3 (2 ビット × 3) をパターン検出部 50 へ出力する。パターン検出部 50 では、画像のエッジ部や 1 ドットラインなどの特定の複数のパターンと一致するか否か検出し、その検出した結果 D d 1 ~ D d 3 をデータ変換部 60 に出力する。検出結果 D d 1 ~ D d 3 は特定のパターンに一致したかどうかを示す 1 ビットデータ D d 3 と、注目画素の濃度の値を示す 2 ビットデータ D d 1、D d 2 により構成される。またパターン検出部 50 では、書き込み位置を右から行うか、または左から行うかを示す 1 ビット位相データ D s の生成も行う。

【 0 0 1 9 】

検出結果 D d 1 ~ D d 3 はデータ変換部 60 によりその検出結果に応じて 8 ビットの発光データ D e に変換される。そして、この 8 ビットの発光データ D e 及びパターン検出部 50 で生成された位相データ D s に基づいて L D の発光時間及び発光パワーあるいはその両方を変調することにより画像データ中のエッジ部分や 1 ドットラインの部分についての書き込み濃度や書き込み開始位置を変更し、256 階調、600 d p i で図示しない感光体への書き込みを行う。

【 0 0 2 0 】

制御部 70 は図 1 に示す操作部 3 と接続されており、操作部 3 を介して設定された、原稿を読み取る際のモード設定等に基づいて読み取り処理部 10、画像処理部 20 及び書き込み処理部 30 を制御する。読み取り処理部 10、画像処理部 20 及びパルス幅変調、パワー変調、書き込み位置変調の方法については公知の技術であり本発明においては特色のある部分ではないので説明は省略する。

【 0 0 2 1 】

図 5 を参照して画像の制御信号について説明する 画像の制御信号は画像の主走査方向の同期信号である主走査同期信号 X L S Y N C と、主走査方向の画像有効期間を示す主走査有効期間信号 X L G A T E と、副走査方向の画像有効期間を示す副走査有効期間信号 X F G A T E と、画像データの同期を取るための画素クロック C L K を有する。画像処理部 20 からの 2 ビット画像データ D b は、主走査同期信号 X L S Y N C によりライン毎に同期が取られ、副走査有効期間信号 X

FGATEと副走査有効期間信号XLGATEが“L”レベルの間、画素クロックCLKに同期して出力される。

【0022】

図3、図4を参照してデータ遅延部40について詳しく説明する。データ遅延部40では画像処理部20で処理されたデータDbを画素クロックCLKに同期して遅延することにより、主走査方向3画素のデータ配列Dc1～Dc3を生成する。このため、画像処理部20で様々な処理を行った後、2ビット（4値）の信号に変換された画像データDbはFF41に入力し、FF41の出力Dc1は画像データDbを1画素クロックCLK分遅延したデータとなり、このデータはさらにFF42に入力されて画素クロックCLKに同期して遅延される。以下同様にして、FF42、43の出力として画像データDc2、Dc3が得られる。

【0023】

これらの3画素の画像データDc1～Dc3をパターン検出部50に出力し、パターン検出部50では、↑で示した画素位置から幅が2ドット以上の縦のラインのエッジ部や縦の1ドットラインを検出する。このとき画素Dc2が注目画素となり画素Dc1、Dc3が周辺画素となる。

【0024】

画像処理部20により処理された画像データDbは2ビットであるので、濃度としては4段階を取ることができ、実際の画像との関係は図6（1）に示すように、2ビットの組合せが

（0、0）の時は白、

（0、1）の時は中間調「1」、

（1、0）の時は中間調「1」よりも濃度の高い中間調「2」、

（1、1）の時に黒

である。ここで、Dc1～Dc3の組合せとしては各ドットが4つの状態を取り得るので $4 \times 4 \times 4 = 64$ 通りの状態をもち、この状態全てを認識して後述のデータ変換部60により発光データに変換して補正をかけると、 64×8 ビットの変換テーブルが必要となり、ハードウェアの規模が大きくなる。

【0025】

そこで、本発明では図 7 に示すように、周辺画素 $Dc1$ 、 $Dc3$ が白 (0、0) または黒 (1、1) の場合であって、かつ注目画素 $Dc2$ が中間調 (0、1)、(1、0) または黒 (1、1) の場合のみをパターンとして検出する。ここで、各パターンの意味について説明する。まず、

$$\begin{aligned} &\{Dc1, Dc2, Dc3\} \\ &= (0, 0, 1, 1, 0, 0), \\ &= (0, 0, 1, 0, 0, 0), \\ &= (0, 0, 0, 1, 0, 0) \end{aligned}$$

の 3 つのパターン $Dp1 \sim Dp3$ は幅が 1 ドットの縦のライン (黒の縦線) を示し、その違いは線の太さ (1、1)、(1、0)、(0、1) のみである。

【0026】

また、

$$\begin{aligned} Dp4 &= (1, 1, 1, 1, 0, 0), \\ Dp5 &= (0, 0, 1, 1, 1, 1), \\ Dp6 &= (1, 1, 1, 0, 0, 0), \\ Dp7 &= (0, 0, 1, 0, 1, 1), \\ Dp8 &= (1, 1, 0, 1, 0, 0), \\ Dp9 &= (0, 0, 0, 1, 1, 1) \end{aligned}$$

の 6 つのパターン $Dp4 \sim Dp9$ は、幅が主走査方向に 2 画素以上に分割された縦線の端部などに該当し、それぞれ画像の左端かまたは右端か、並びに端部に位置する線の太さによりパターンが異なっている。

【0027】

$$\begin{aligned} Dp10 &= (1, 1, 1, 0, 1, 1), \\ Dp11 &= (1, 1, 0, 1, 1, 1) \end{aligned}$$

は幅が 1 ドット未満の白い縦のライン (白の縦線) に該当する。また残りの 4 つについては、上記 11 通りのパターン $Dp1 \sim Dp11$ に該当しなかった場合であり、各々注目画素の濃度により異なっている。そして各パターンの右に示す信号 $Dp1 \sim Dp11$ がそのパターンに一致した際に「1」となる。

【0028】

検出パターンについてさらに説明する。本発明では、周辺画素D c 1、D c 3が白(0、0)かまたは黒(1、1)、かつ注目画素D c 2が中間調(0、1)、(1、0)かまたは黒(1、1)の場合であり、かつ補正の必要な場合のみ補正をかけるようにしている。つまり注目画素D c 2が元々白(0、0)であればそれ以上データを減らすことはできないので注目画素D c 2については中間調(0、1)、(1、0)かまたは黒(1、1)の場合を対象としている。

【0029】

周辺画素D c 1、D c 3について白(0、0)かまたは黒(1、1)の場合とする理由について説明すると、入力データとして位相情報が無いデータを使用しているため中間調(0、1)、(1、0)の場合は本来はそのデータを右に寄せればよいのか、左に寄せればよいのかが不明である。したがって、注目画素D c 2、周辺画素D c 1、D c 3の一方が共に中間調(0、1)、(1、0)のときにその2つの中間調データを寄せて印字すれば良いのか、離して印字すれば良いのかが不明であり、場合によっては補正をかけることによりかえって不具合を生じてしまう。これに対して周辺画素D c 1、D c 3を白(0、0)または黒(1、1)に限定すれば、位相情報は無関係でフルデューティで印字するか、印字しないかであり、黒画素の隣りに中間調画素が来るのは、文字原稿を主体として考えた場合に画像の左端・右端部分であることが多く、補正をすることによって再現性が向上する。

【0030】

パターン検出部50の出力D d 1～D d 3は、各パターンに一致したかどうかを示す信号D p 1～D p 11の内、いずれかが「1」になった場合に特定のパターンに一致したかどうか示すビットD d 3を「1」として注目画素データD d 1、D d 2に付加し、特定のパターンに一致しない場合はビットD d 3を「0」として注目画素データD d 1、D d 2に付加することにより生成する。その結果、変換テーブルとしては8通りの状態に対してのみ必要となるので、パターンマッチングを行わない場合と比べて1/8の量になる。

【0031】

1ビットの位相データD sについては、黒画素が右にあるのか左にあるのかに

よって生成する。通常は左寄せ ($D_s = 0$) に設定して黒画素が右側にある時には右寄せ ($D_s = 1$) に設定することにより、更に画像の左端部、右端部で印字品質の良い画像が得られる。また本実施例では使用しないが、発光タイミング制御により「中央」を選択可能な場合には、1ドットラインを検出したときに中央（この場合には位相データ D_s は2ビット）を生成することにより印字品質の良い画像が得られる。位相データ D_s と印字位置の関係は図6（2）に示す。

【0032】

次に図8を参照してパターン検出部50の動作を説明する。パターン検出部50では、データ遅延部40により主走査方向に遅延して得られた3画素の6ビットデータ配列 $D_{c1} \sim D_{c3}$ が図7に示したパターンに一致するか否かに応じたビット D_{d3} を注目画素データ D_{d1} 、 D_{d2} に付加して検出結果 $D_{d1} \sim D_{d3}$ を生成し、また位相データ D_s を生成する。更にパターン検出に使用するパターンは制御部70により選択される。

【0033】

パターン検出部50ではデータ遅延部40の出力 $D_{c1} \sim D_{c3}$ を反転 (INV)、論理積 (AND)、論理和 (OR) などのゲートを組み合わせることによりパターンマッチングを行う。図9は

$$\{D_{c1}, D_{c2}, D_{c3}\}$$

$$= (0, 0, 1, 1, 0, 0)$$

の場合のビットパターン D_{p1} に対するマッチング回路を示し、 D_{c1} の各ビット $D_{c1}(1)$ 、 (0) 及び D_{c3} の各ビット $D_{c3}(1)$ 、 (0) をそれぞれ $INV51a \sim 51d$ で反転することにより $(0, 0, 1, 1, 0, 0)$ に一致する場合には、 $INV51a \sim 51d$ の出力は全て「1」となり、 $INV51a \sim 51d$ の出力及び D_{c2} の各ビット $D_{c2}(1)$ 、 (0) を入力とするANDゲート52の出力 D_{p1} は「1」となる。このように各パターンにマッチングした場合には、対応する検出信号 $D_{p1} \sim D_{p11}$ がそれぞれ「1」となる。

【0034】

次にパターン選択について説明する。パターン選択は図10に示すように、制御部70によりアクセス可能な11ビットレジスタ58に対して、パターン D_p

1 ～ D p 1 1 を使用するかまたはしないかを示す使用パターン選択データ D m 1 ～ D m 1 1 をセットすることにより、ANDゲート 5 7 a ～ 5 7 k により各パターン検出の結果をその結果に関わらず強制的にマスクすることによりパターン D p 1 ～ D p 1 1 を選択するしないを実現する。

【 0 0 3 5 】

すなわち、制御部 7 0 がレジスタ 5 8 にアクセスすることにより信号 X C S がアサートされ、その時の使用パターン選択データ D m 1 ～ D m 1 1 がレジスタ 5 8 に書き込まれて保持される。そしてレジスタ 5 8 の 1 1 ビットの出力 D m 1 ～ D m 1 1 は、各々図 7 に示した 1 1 通りの検出パターン D p 1 ～ D p 1 1 に対応しており、「0」が書き込まれると出力が“L”になるため、対応したAND 5 7 a ～ 5 7 k の出力 D d m 1 ～ D d m 1 1 は、パターン検出の結果に関わらず“L”となる。そのため、このパターン D p 1 ～ D p 1 1 にマッチングしても補正の対象とはしないようにすることが可能となる。

【 0 0 3 6 】

特定のパターンに一致する場合は、各パターンに一致するかどうかを示す信号 D p 1 ～ D p 1 1 のいずれかが「1」になっているので、このパターンが選択されていれば図 9 に示すように D p m 1 ～ D p m 1 1 を入力とするORゲート 5 3 の出力 D d 3 が「1」となる。また逆に、一致するパターンが無い場合、または一致するパターンがあってもそのパターンが選択されていない場合は、信号 D p m 1 ～ D p m 1 1 は「0」になるのでORゲート 5 3 の出力 D d 3 は「0」となる。そして、注目画素データ D c 2 の各ビット D c 2 (1) 、 (0) をそれぞれ D d 2 、 D d 1 とすることにより検出結果の信号 D d 1 ～ D d 3 を生成する。

【 0 0 3 7 】

また位相データ D s については、例えば図 1 0 に示すように

$$D p 5 = (0 , 0 , 1 , 1 , 1 , 1) ,$$

$$D p 7 = (0 , 0 , 1 , 0 , 1 , 1) ,$$

$$D p 9 = (0 , 0 , 0 , 1 , 1 , 1)$$

など位相データ D s を選択的に「1」にして右寄せするパターンについてのパターン検出回路 5 5 a 、 5 5 b 、 5 5 c の出力信号（この場合にはパターン D p 5

、D p 7、D p 9) により生成され、これらの信号をORゲート56に入力して論理和することにより右寄せにしたいパターンに一致すると、位相データDsは「1」となり、右寄せにしたいパターンに一致しなければ「0」となる。位相データDsの生成用のパターンについては、これらのパターンが濃度補正用の検出パターンとして使用されるかどうかに関わらず有効とされる。これは濃度補正を行わなくても位相データに基づいて右寄せまたは左寄せとして印字することにより画像の再現性が向上するためである。

【0038】

次に図11を参照してデータ変換部60について説明する。データ変換部60では、パターン検出部50により検出された信号D d 1～D d 3に基づいて、実際に変調を行うための発光データD e 1～D e 8に変換するために、制御部70のデータバスに接続されたF F 6 1 a～6 1 hと3ステートバッファ6 2 a～6 2 h、アドレスデコーダ63、64により構成されており、制御部70により変換先の発光データD e 1～D e 8を自由に設定できる。

【0039】

詳しく説明すると、F F 6 1 a～6 1 hは1アドレスが割り付けられており、制御部70のアドレスバスをアドレスデコーダ63によりデコードし、制御部70からのライト信号WRとアンドすることによって、各F F 6 1 a～6 1 hに対して制御部70が書き込みを行うと、各F F 6 1 a～6 1 hに対応したチップセレクト信号C s 1～C s 8の内、データの書き込みを行うF Fに対するチップセレクト信号が「1」となる。

【0040】

F F 6 1 a～6 1 hのデータ入力には制御部70のデータバスが接続され、このチップセレクトC s 1～C s 8をそれぞれF F 6 1 a～6 1 hのクロック端子に入力することにより、制御部70により設定される発光データD e 1～D e 8が書き込まれる。そして、パターン検出部50により検出された検出信号D d 1～D d 3をアドレスデコーダ64によりデコードして、その出力D q 1～D q 8を各3ステートバッファ6 2 a～6 2 hの出力イネーブル信号として使用することにより、特定のパターンに一致するか否かと注目画素の元々の濃度に応じて発

光データDe1～De8を切り換えることができる。そしてデータ変換部60により検出結果Dd1～Dd3に応じて設定された発光データDe1～De8とパターン検出部50により検出された位相データDsに基づいてパルス幅変調またはパワー変調またはその両方の変調方式をあわせた変調方式でLDの発光光量および発光開始位置を制御する。

【0041】

図12を参照して実際の画像について説明する。図12は1ドット幅の縦線と横線の場合（十字）を示し、1ドット幅の黒ラインの場合には図12（a）に示すような入力画像を画像処理部20により図12（b）に示すような2ビットデータDbに変換し、2ビットデータDbが黒（1、1）のとき発光データDe1～De8を8ビットの最大値255に設定すると、通常は黒ベタ部分がしっかり埋まるようにビーム径は1画素より大きくなる。したがって元々、原稿上の線よりコピーの線は太くなりがちとなり、更に発光データDeが同じでも電子写真の特性として縦線と横線では実際にコピーとして出力した場合には縦線のほうが太くなりがちとなるので図12（c）のような出力画像となる。

【0042】

これをパターン検出部50により1ドット幅の縦ラインのパターン

（0、0、1、1、0、0）、

（0、0、1、0、0、0）または

（0、0、0、1、0、0）

に該当する画素を検出して、データ変換部60の発光データとして、その画素に対する発光データDeを通常発光させる光量に対するデータの70～90%程度に下げてパルス幅変調により発光させることによりビーム径を通常よりも縦長とすることができるため縦線を細くすることが可能となる。その結果、コピーとして出力した画像が図12（d）に示すように実際原稿と同程度になり再現性が向上し、しかも縦線以外の部分には影響を与えない。

【0043】

1ドット幅未満の白の縦ラインについては、図12において白と黒を入換えればよく、

(1、1、1、0、1、1)、

(1、1、0、1、1、1)

のパターンをパターン検出部 5 0 で検出し、注目画素の濃度を同様に下げて、白線を太くすることにより白の 1 ドット未満の幅のラインがつぶれることを防ぐ。

【0 0 4 4】

画像の左端・右端の場合には、1 ドットラインと同様な問題点の他に図 1 3 (a) ~ (c) に示すように本来 1 つの線として接触して再現されるべき 2 つのデータが位相情報を持たないデータに変換されて書き込まれると、発光タイミングとして右あるいは左（あるいは中央）に固定されてしまうので、左固定の場合には画像の左端で線が分割され、右固定の場合には画像の右端で線が分割されてしまう。この分割された部分は中間調部分の濃度が低く間隔が広ければ分割された形で出力され、また、中間調の濃度が高く間隔が狭ければ埋まって太い線となり、いずれにせよ再現性を損なう原因となることがあった。

【0 0 4 5】

そこで、パターン検出部 5 0 では画像の左端・右端を示すパターン

(1、1、1、1、0、0)、

(0、0、1、1、1、1)、

(1、1、1、0、0、0)、

(0、0、1、0、1、1)、

(1、1、0、1、0、0)、

(0、0、0、1、1、1)

に該当するような画素を検出し、データ変換部 6 0 により濃度補正を行って通常よりも濃度を下げるにより原稿よりもコピーの線が太くなりがちになることや縦線・横線の太さの違いを補正し、更にパターン検出部 5 0 で生成した位相データに応じて先端に該当する画素は右寄せとし、後端に該当する画素は左寄せとして印字することにより、いっそう再現性を向上することができる。

【0 0 4 6】

ここで、このように補正することにより基本的に画質が向上するが、機械間のばらつき等により画像の出力状況が異なる場合、全てのパターンを常に有効とす

ると、コードデータの生成方法は注目画素に対して補正をするかしないかのビット D p 3 を付加するだけであるので、補正をする場合は注目画素の濃度が同じ場合、一律同じ補正をすることになり、場合によっては逆に不具合を生じることがある。

【 0 0 4 7 】

例えば画像の左エッジ部分を示すパターン

(0 、 0 、 0 、 1 、 1 、 1)

と細い 1 ドット幅の縦ラインを示すパターン

(0 、 0 、 0 、 1 、 0 、 0)

は同じ値に補正されるが、電子写真の場合、1 ドットのラインはもともと複数ドットのラインよりも弱く出力されがちになるので、機械によっては細い 1 ドット幅の縦ライン

(0 、 0 、 0 、 1 、 0 、 0)

に該当するような場合は、補正して濃度を下げることにより今度は逆に弱すぎて線が途切れがちになってしまうことも考えられる。

【 0 0 4 8 】

これに対して補正のビットを増やして、補正の重み付けを変更することも考えられるが、データ変換を行う部分のハードウェアが非常に増えてしまい好ましい対応ではない。そこで複数あるパターンマッチング用のパターンを実際に使用するか使用しないか選択できるようにして、特定のパターンをパターンマッチングに使用しないようにすることにより、ハード的な負荷をほとんど増やすことなく簡単に機械間のばらつきにも対応することが可能となる。

【 0 0 4 9 】

＜第 2 の実施形態＞

上記第 1 の実施形態では、図 9 に示すように 3 ビットのコードデータ (D d 3 、 D d 2 、 D d 1) は、パターン D p 1 ～ D p 1 1 のいずれかに一致したかどうかを示す 1 ビットデータ D d 3 と、注目画素の濃度の値を示す 2 ビットデータ D d 2 、 D d 1 により構成され、また、図 7 に示すようにパターン D p 1 ～ D p 1 1 の注目画素の 2 ビットデータ D d 2 、 D d 1 は白 (0 、 0) がない。したがっ

て、データ (D d 3、D d 2、D d 1) は、パターン D p 1 ~ D p 1 1 のいずれかに一致する場合には注目画素が黒 (1、1) のときの (1、1、1)、注目画素が中間調 (1、0)、(0、1) のときの (1、1、0)、(1、0、1) の 3 通りであって (1、0、0) はあり得ない。なお、パターン D p 1 ~ D p 1 1 のいずれにも一致しない場合には (D d 3、D d 2、D d 1) = (0、×、×) である。

【0050】

そこで、この第2の実施形態では、コード (D d 3、D d 2、D d 1) = (1、0、0) をパターン D p 1 = (0、0、1、1、0、0) のコードデータとして用いる。図14は第2の実施形態として、第1の実施形態の図9に代わるパターン検出部を示している。ORゲート153にはパターン検出信号 D p 1 ~ D p 1 1 が印加され、したがって、ORゲート153の出力 D d 3 は、図7に示す11通りのパターン D p 1 ~ D p 1 1 のいずれかに一致する場合に D d 3 = 1 となる。パターン検出信号 D p 1 はまた、インバータ157を介してANDゲート158の一方の入力端子に印加されるとともに、ANDゲート158の他方の入力端子には注目画素データ D c 2 が印加され、したがって、ANDゲート158の出力 (D d 2、D d 1) は D p 1 = 1 の場合には (0、0) となり、D p 1 = でない場合には注目画素データ (D c 2、D c 1) がそのまま出力される。

【0051】

この第2の実施形態によれば、図7に示す11通りのパターン D p 1 ~ D p 1 1 の中でも特に重要な1ドットライン (0、0、1、1、0、0) に対して、他のパターン D p 2 ~ D p 1 1 とは独立したコードデータ (1、0、0) を割り当てることにより、独立して濃度を調整することができる。

【0052】

【発明の効果】

以上説明したように請求項1記載の発明によれば、注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて少なくとも幅が1ドットの縦線を検出してこの縦線の印字ドットを小さくして印字するようにしたので、多値画像に対して1ドット幅の黒ラインが太くなりすぎたり、縦線と横線の太

さが異なることを防止することができる。

【 0 0 5 3 】

請求項 2 記載の発明によれば、注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて主走査方向に隣接する複数ドットの縦線のエッジを検出してこの主走査方向に隣接する複数画素にまたがる縦線の印字ドットを小さくして印字するようにしたので、多値画像に対して複数ドット幅の縦ラインのエッジ部が太くなりすぎたり、縦線と横線の太さが異なることを防止することができる。

【 0 0 5 4 】

請求項 3 記載の発明によれば、注目画素の左右の画素が白または黒であって注目画素が中間調または黒の場合に 1 ドット幅の縦線または複数ドット幅の縦線のエッジと判定するようにしたので、検出すべきパターン数を減らしてハードの構成を簡略化し、また不必要な補正を行うことによる異常画像が発生することを防止することができる。

【 0 0 5 5 】

請求項 4 記載の発明によれば、複数ドット幅の縦線の印字ドットを小さくして印字する場合に隣接ドットが接触するように幅寄せするようにしたので、印字ドットを小さくしても異常画像が発生することを防止することができる。

【 0 0 5 6 】

請求項 5 記載の発明によれば、注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて 1 ドット幅未満の白い縦線を検出し、この白い縦線の印字ドットを小さくして印字するようにしたので、多値画像に対して 1 ドット幅未満の白いラインがつぶれることを防止することができ、また、白い縦線と横線の太さが異なることを防止することができる。

【 0 0 5 7 】

請求項 6 記載の発明によれば、複数の異なるパターンを検出するパターン検出手段の内、どのパターン検出手段を動作させるかが選択可能であるので、現像条件の差など要因によりパターンによっては補正が必要無い場合に不要な補正を行わないようにすることができる。

【 0 0 5 8 】

請求項 7 記載の発明によれば、複数のパターンと一致するか否かを示すデータと注目画素の濃度データを含むコードデータを生成し、このコードデータをデコードしたデータを発光データに変換することにより印字ドットの大きさを変更するので、複数ドット幅のラインのエッジ部や 1 ドット幅の黒のラインが太くなりすぎたり、1 ドット幅未満の白いラインがつぶれたり、縦線と横線の太さが異なることを防止することができる。

【 0 0 5 9 】

請求項 8 記載の発明によれば、複数のパターンと一致するか否かを示すデータと注目画素の濃度データを含むコードデータを生成するとともに前記複数のパターンの内の特定のパターンと一致する場合には特定のコードデータを生成し、このコードデータをデコードしたデータを発光データに変換することにより印字ドットの大きさを変更するので、複数ドット幅のラインのエッジ部や 1 ドット幅の黒のラインが太くなりすぎたり、1 ドット幅未満の白いラインがつぶれたり、縦線と横線の太さが異なることを防止することができる。

【図面の簡単な説明】

【図 1】

本発明に係る画像形成装置の一実施形態としてのデジタル複写機を示す外観図である。

【図 2】

図 1 のデジタル複写機の画像処理回路を示すブロック図である。

【図 3】

図 2 のデータ遅延部を詳しく示すブロック図である。

【図 4】

図 3 のデータ遅延部における主要信号を示すタイミングチャートである。

【図 5】

画像制御信号を示す説明図である。

【図 6】

2 ビット濃度データと印字ドットの関係及び位相データと印字位置の関係を示

す説明図である。

【図 7】

図 2 のパターン検出部により検出されるマッチングパターンを示す説明図である。

【図 8】

図 2 のパターン検出部を詳しく示すブロック図である。

【図 9】

図 2 のパターン検出部のパターン選択部を詳しく示すブロック図である。

【図 1 0】

図 2 のパターン検出部の位相データ生成部を詳しく示すブロック図である。

【図 1 1】

図 2 のデータ変換部を詳しく示すブロック図である。

【図 1 2】

図 2 の画像処理回路の細線化処理を示す説明図である。

【図 1 3】

図 2 の画像処理回路の幅寄せ処理を示す説明図である。

【図 1 4】

第 2 の実施形態のパターン検出部の要部を示すブロック図である。

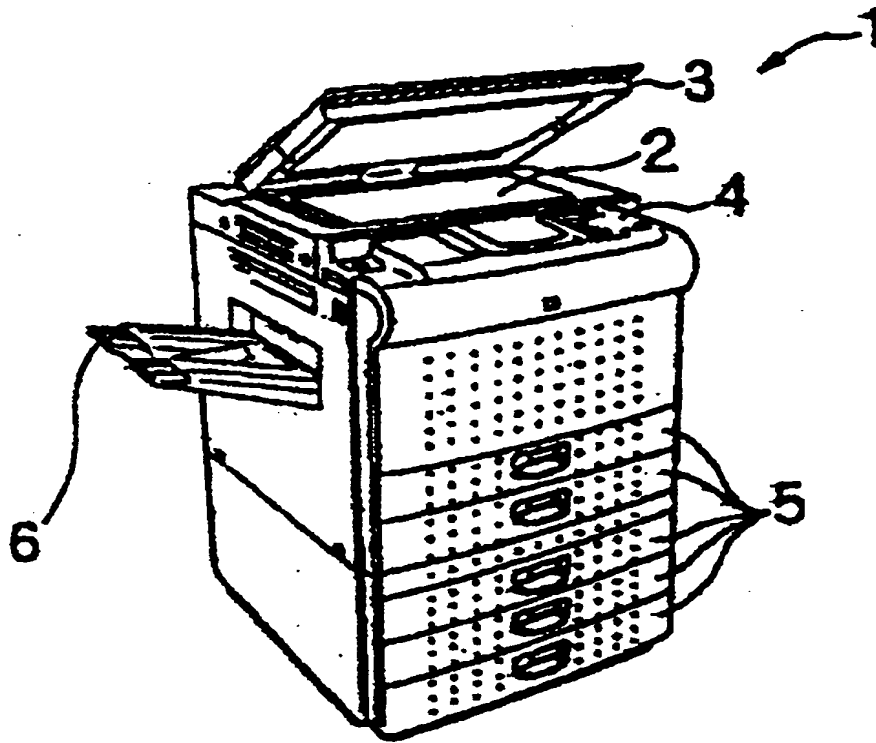
【符号の説明】

5 0 パターン検出部

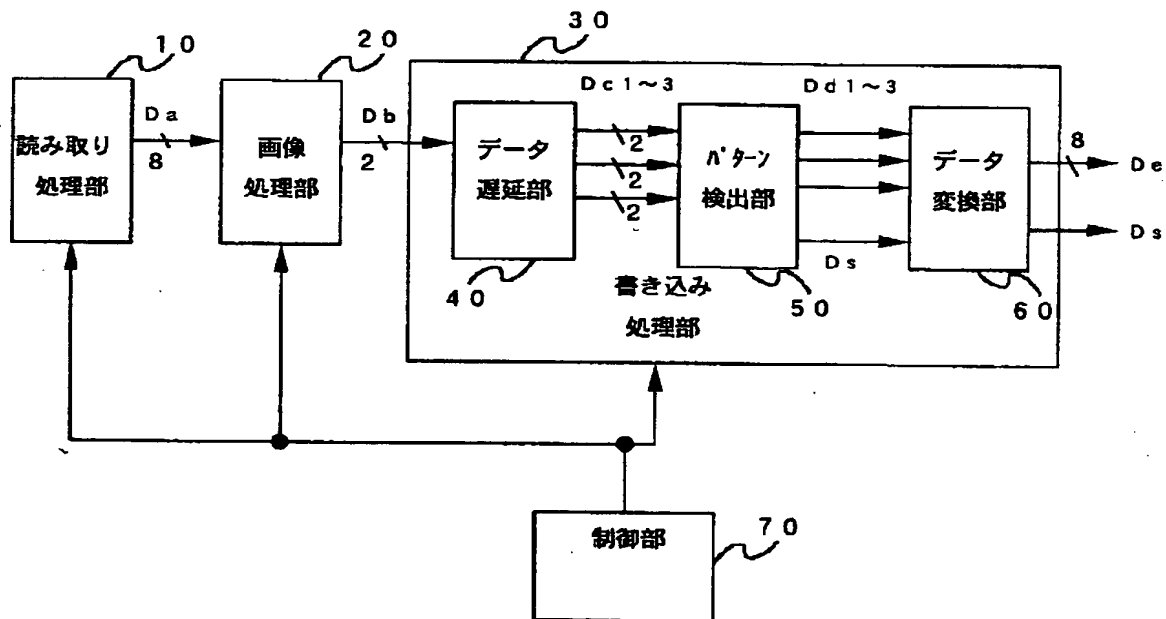
6 0 データ変換部

【書類名】 図面

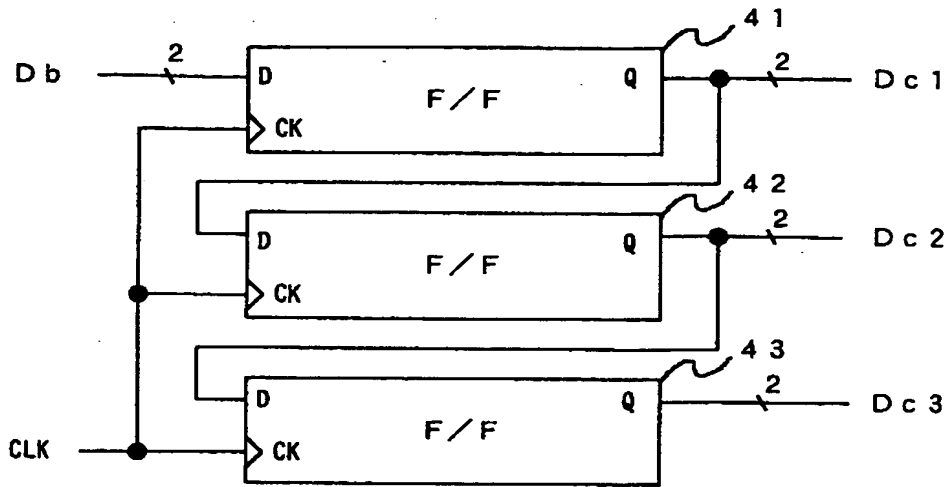
【図 1】



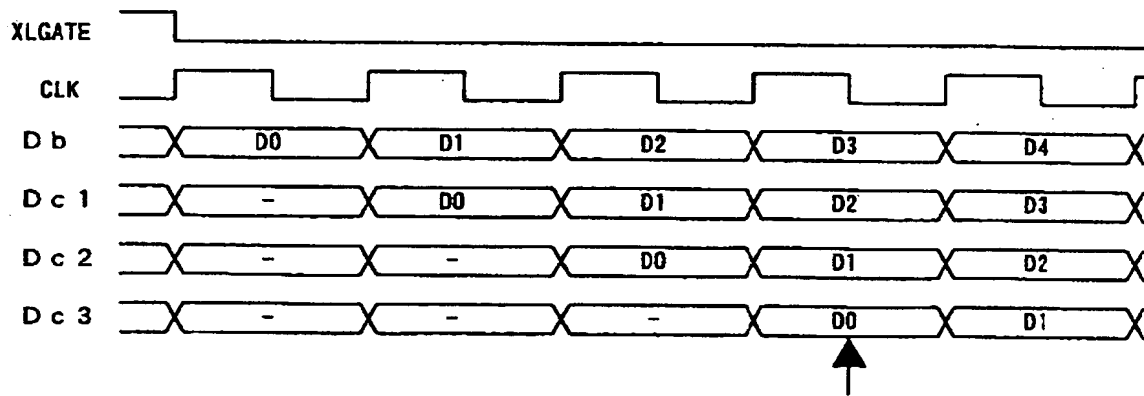
【図 2】



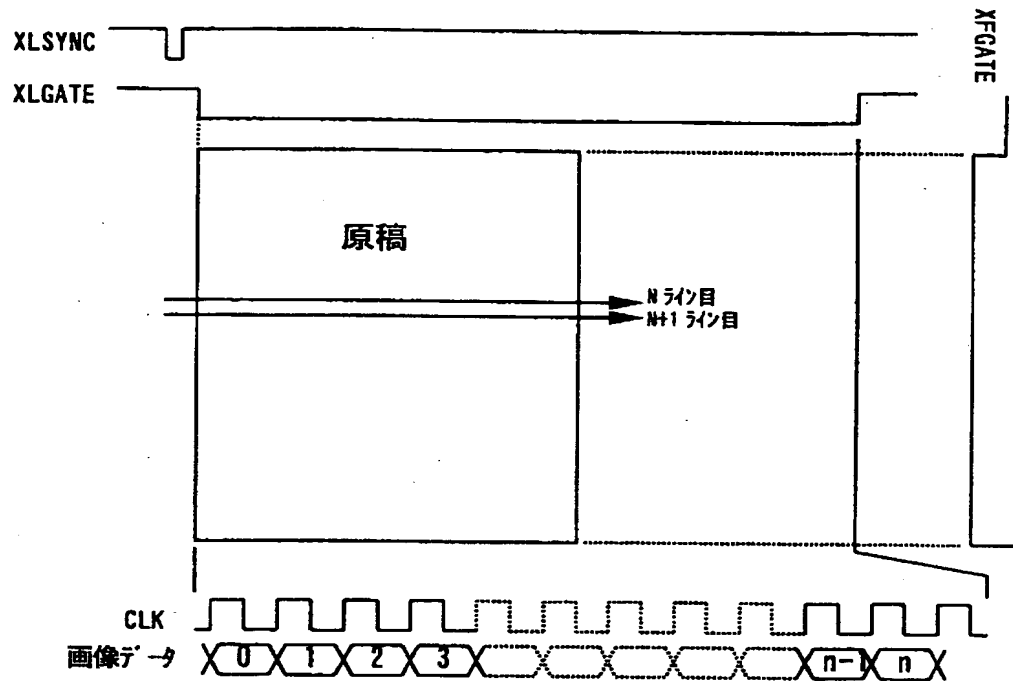
【図 3】



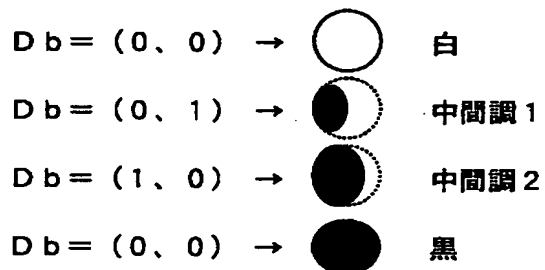
【図 4】



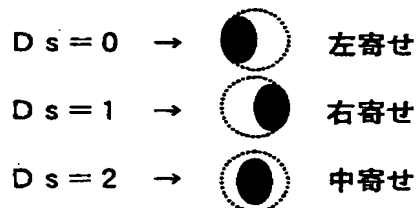
【図 5】



【図 6】

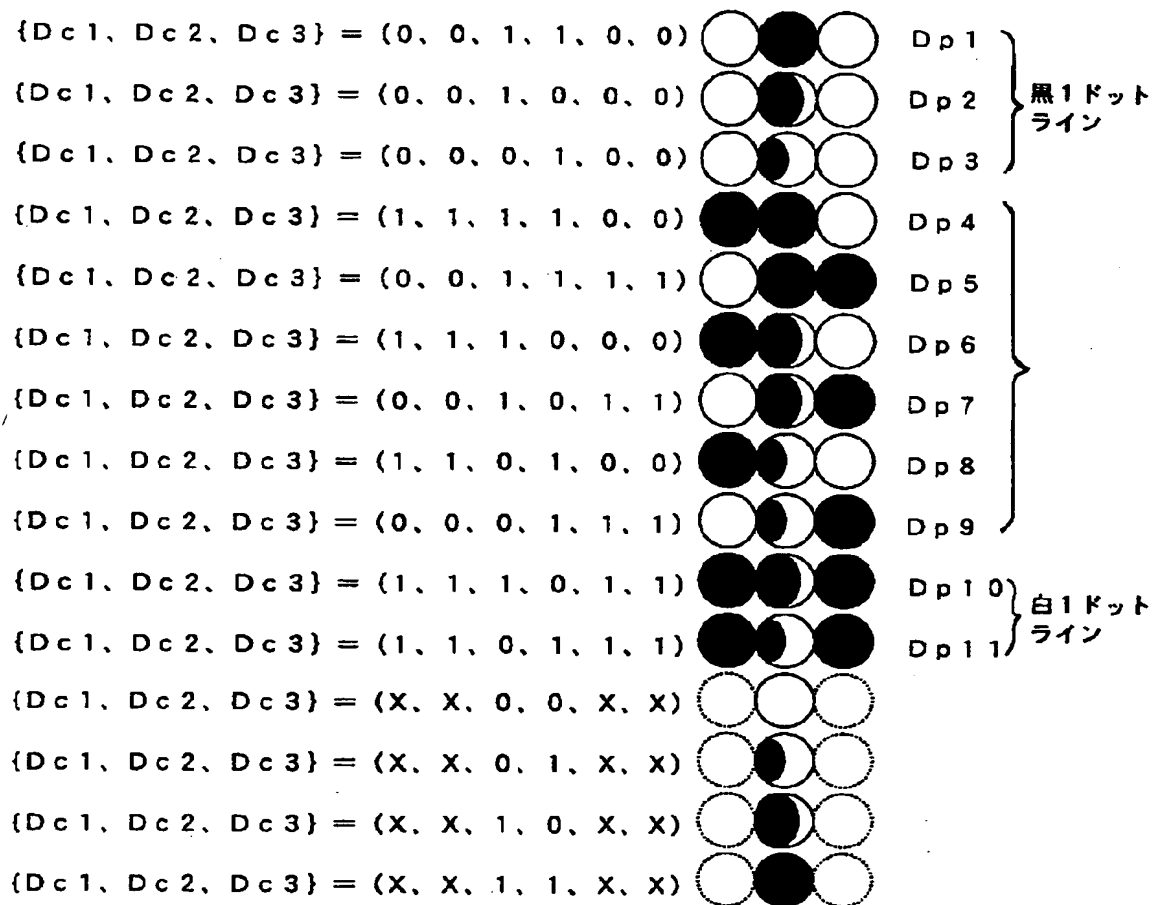


(1) 濃度データと印字ドットの関係

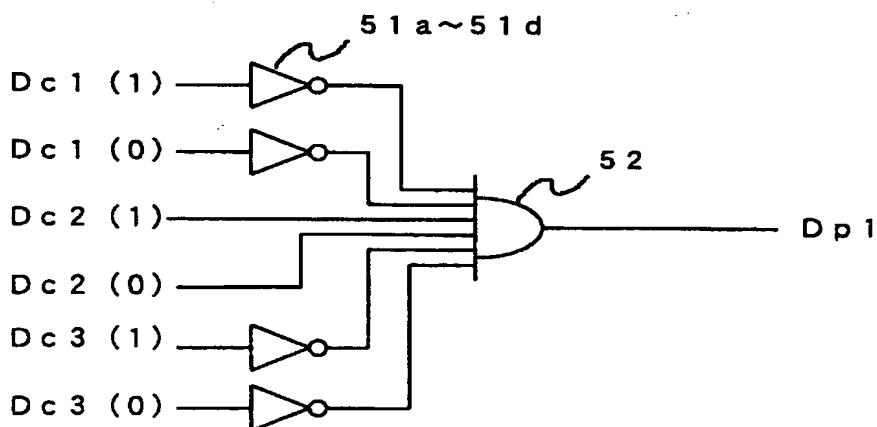


(2) 位相データと印字位置の関係

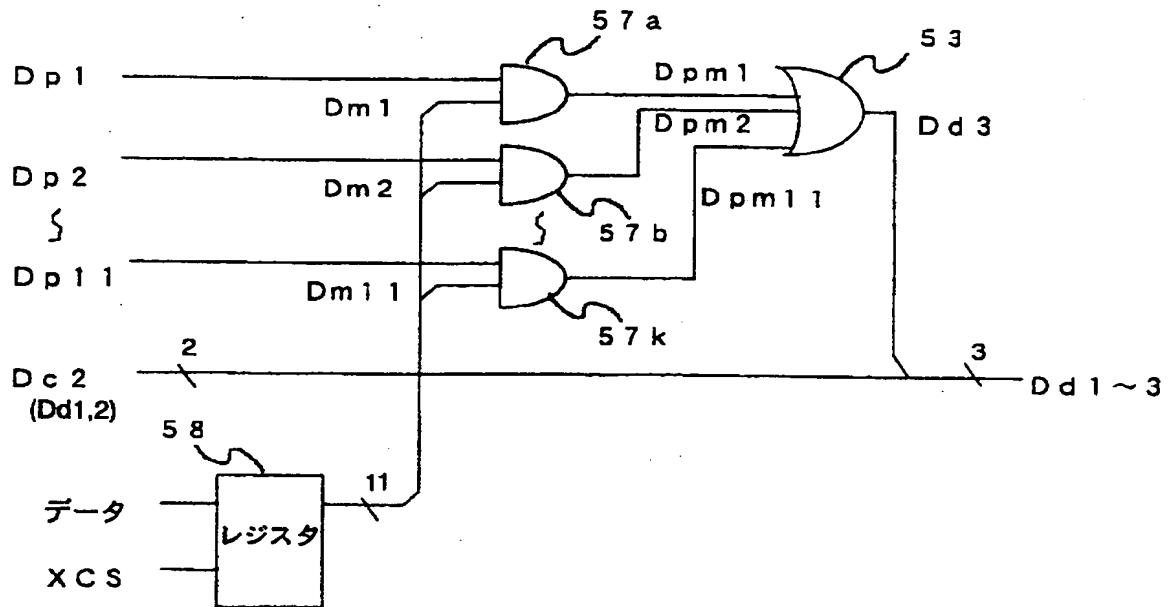
【図 7】



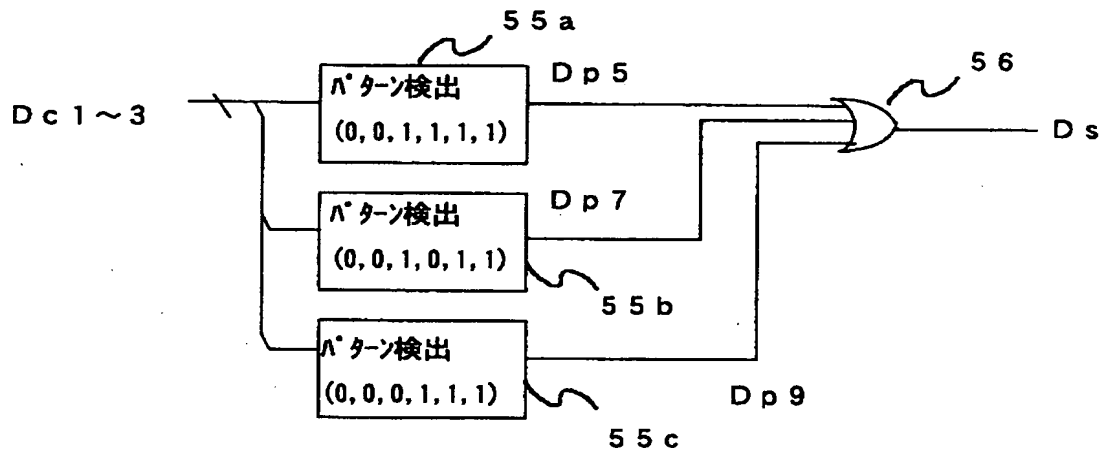
【図 8】



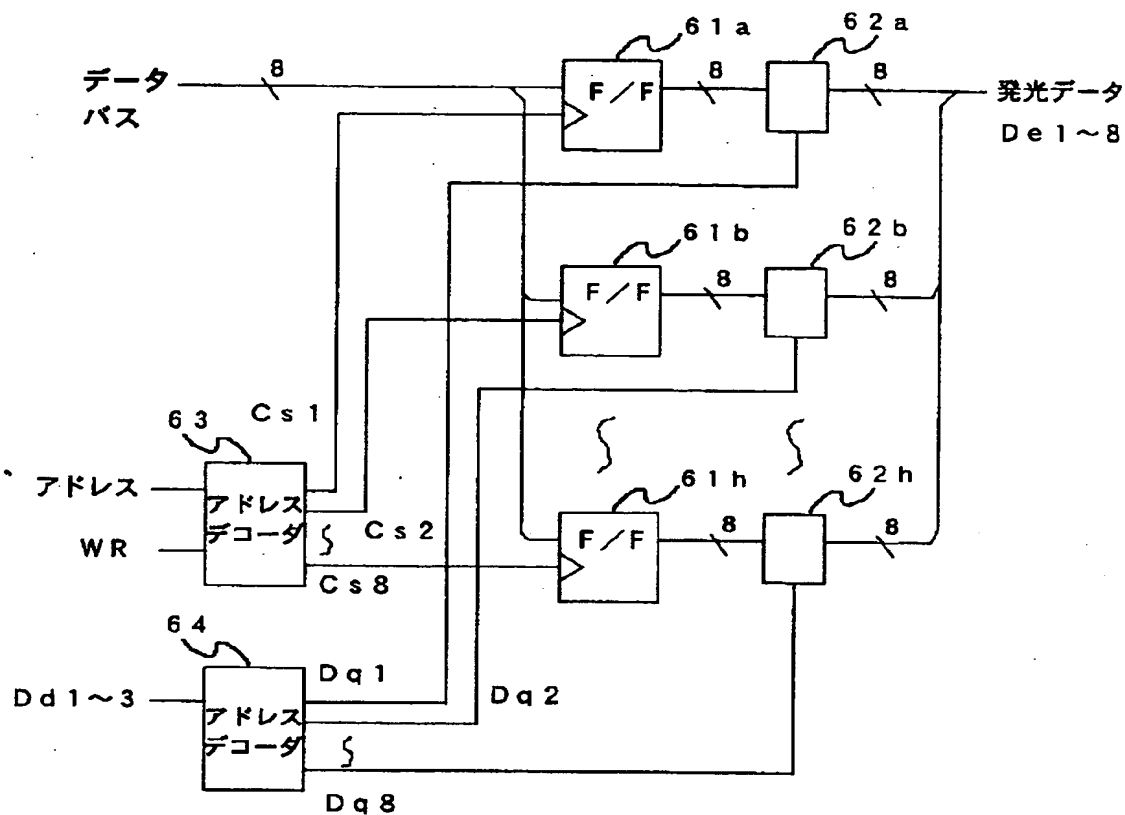
【図 9】



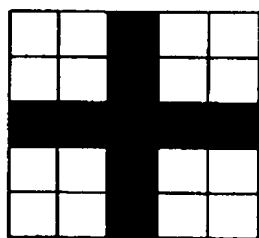
【図 10】



【図11】



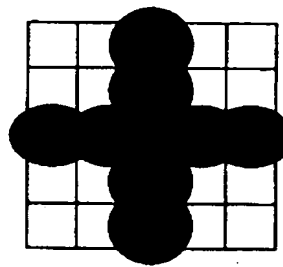
【図12】



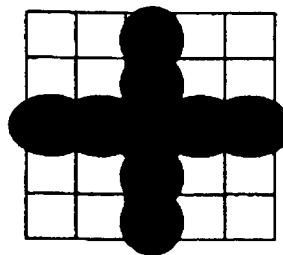
(a) 入力画像

0	0	11	0	0
0	0	11	0	0
11	11	11	11	11
0	0	11	0	0
0	0	11	0	0

(b) 画像処理部出力

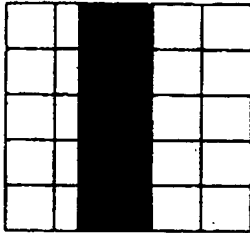


(c) コピー出力画像



(d) コピー出力画像

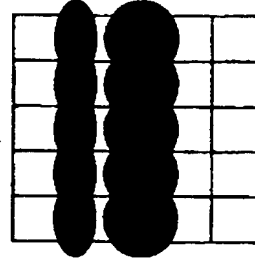
【図 1 3】



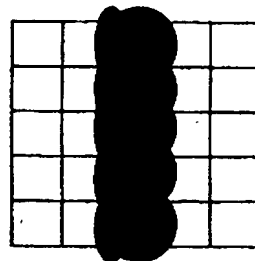
(a) 入力画像

0	10	11	0	0
0	10	11	0	0
0	10	11	0	0
0	10	11	0	0
0	10	11	0	0

(b) 画像処理部出力

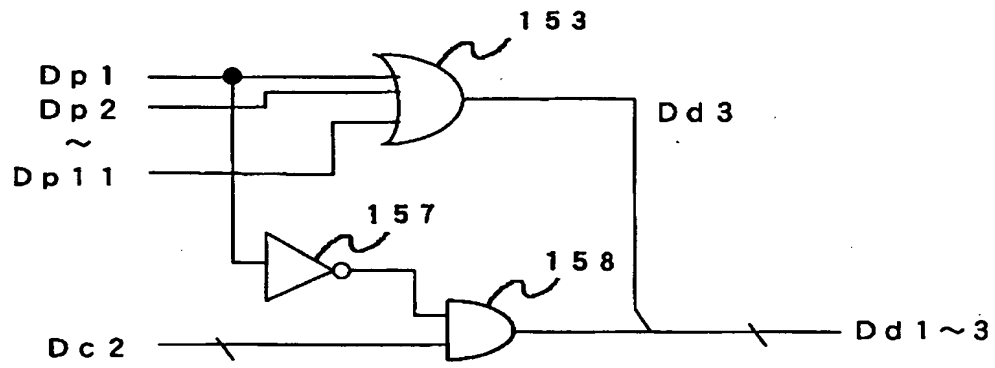


(c) コピー出力画



(d) コピー出力画

【図 14】



【書類名】 要約書

【要約】

【課題】 多値画像に対して複数ドット幅のラインのエッジ部や1ドット幅の黒のラインが太くなりすぎたり、1ドット幅の白ラインがつぶれたり、縦線と横線の太さが異なることを防止する。

【解決手段】 パターン検出部50は注目画素とその主走査方向に隣接する周辺画素の各多値データのパターンに基づいて1ドット幅の縦線か否か、複数ドット幅の縦線のエッジか否か、1ドット幅の白い縦線か否かを検出し、データ変換部60はその縦線の印字ドットが小さくなるように発光データに変換する。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000006747]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都大田区中馬込1丁目3番6号
氏 名	株式会社リコー